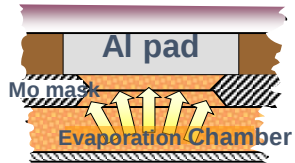


マイクロボールバンピング（フリップチップ）に関する研究開発

メリット

デメリット

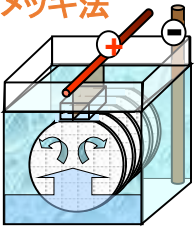
蒸着法



- 既存技術

- 初期投資が大きい
- 工程多い
- 合金組成の調整困難
- 材料の無駄が多い

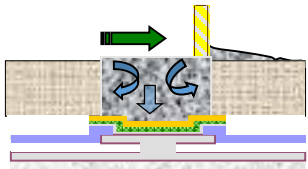
メッキ法



- 既存技術
- 狭ピッチ可能

- 初期投資が大きい
- 工程多い
- 合金組成の調整困難
- 環境問題有り

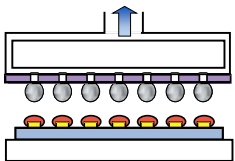
スクリーン印刷法



- 生産性が高い
- 安価な溶剤ペーストを使用

- 狭ピッチ不利
- バンプ高さがばらつく

マイクロボール法

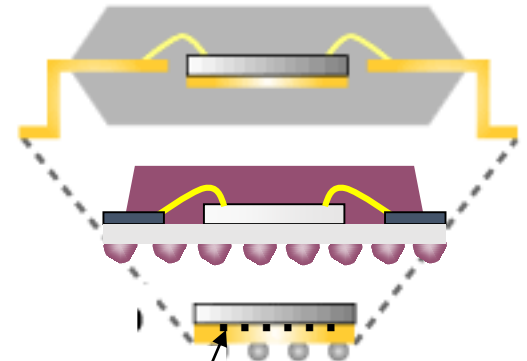


- 生産性が高い
- バンプ高さが均一
- 材料選択が自由

- 新規技術

小型化、高機能化

QFP(Quad Flat Package)



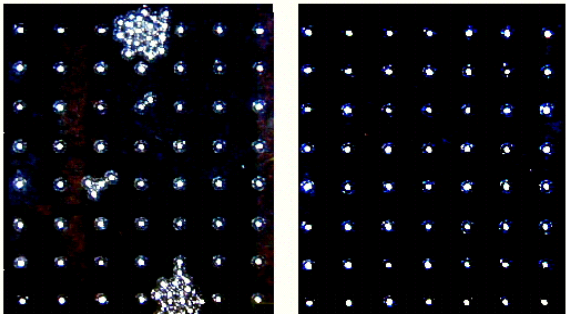
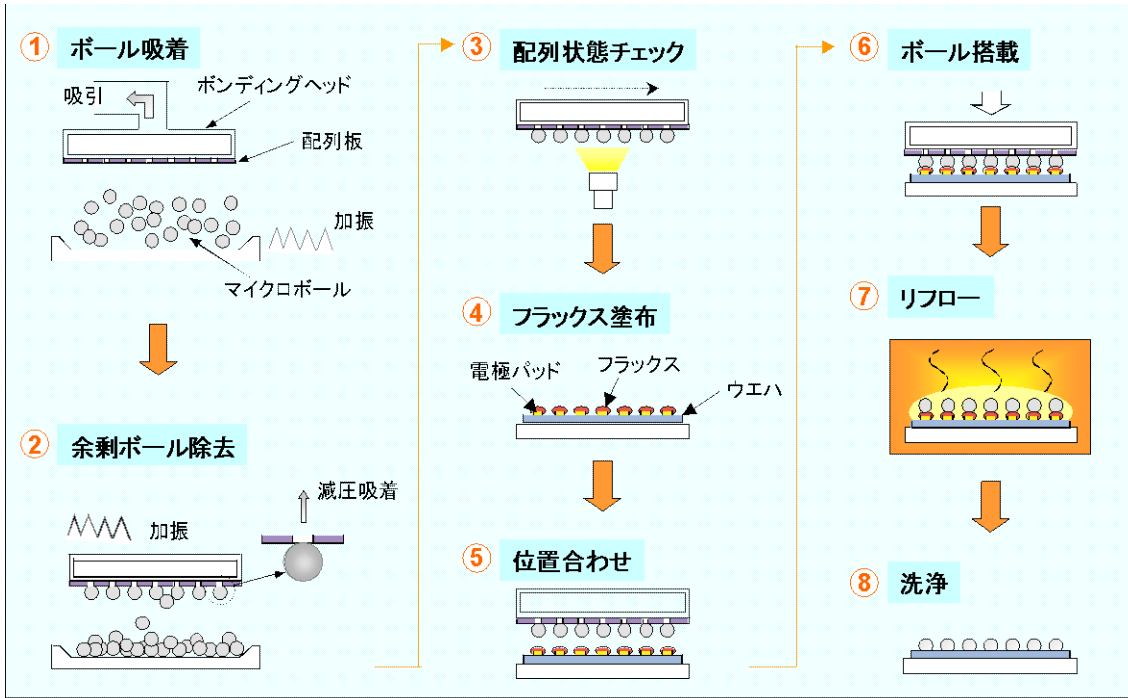
Flip Chip (バンプ)

マイクロボールを使用した接続を提唱

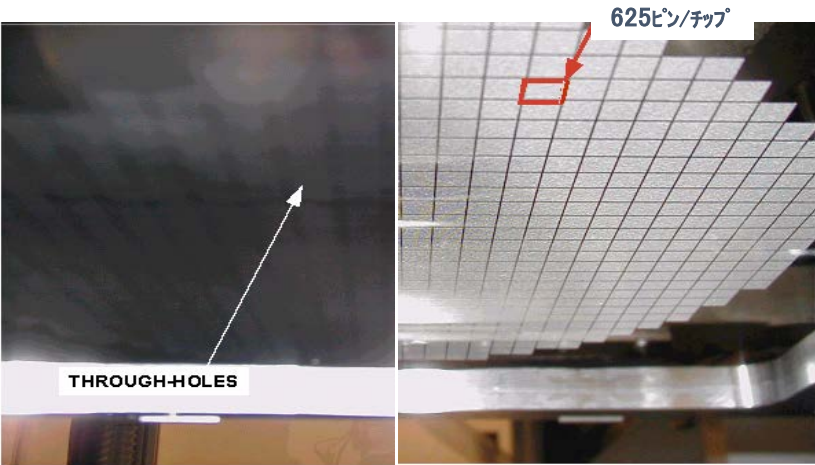
初号機



マイクロボールバンピングシステム（全自動量産機）

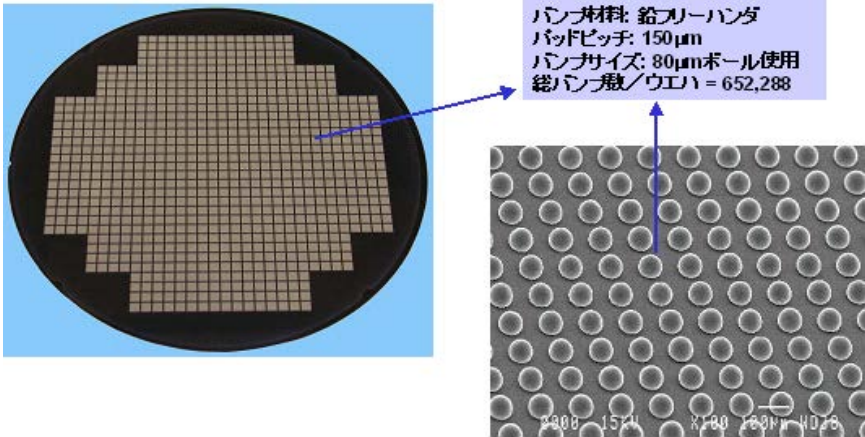


②超音波振動付加 前 後



ボール吸着前

ボール吸着後



量産技術として完成

- ・生産性: 4分／枚(6-8インチウエハ)
- ・バンプ数: ~50万個



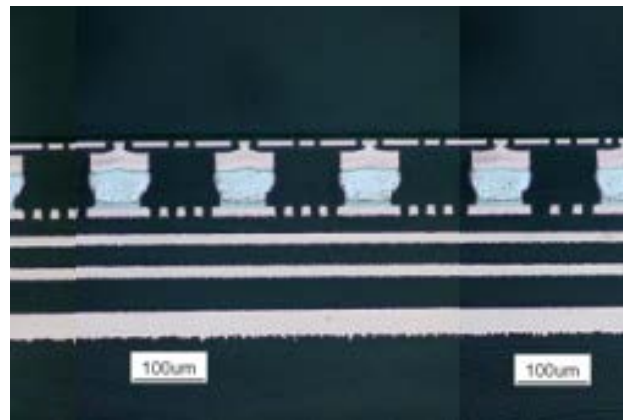
Micro solder ball molder for 8inch wafer.

全自動マクロボール配列
装置

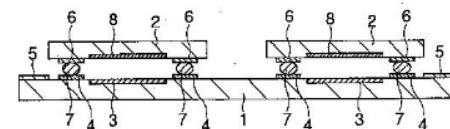
⇒SiP(微細化)へのMB適用

バンピングサービスの事例

カシオ計算機
GPSスピードメーター
付き腕時計



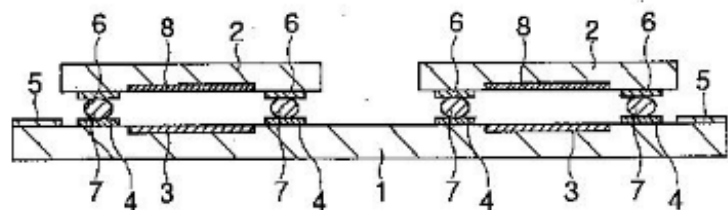
Cross section
of INTEL i5



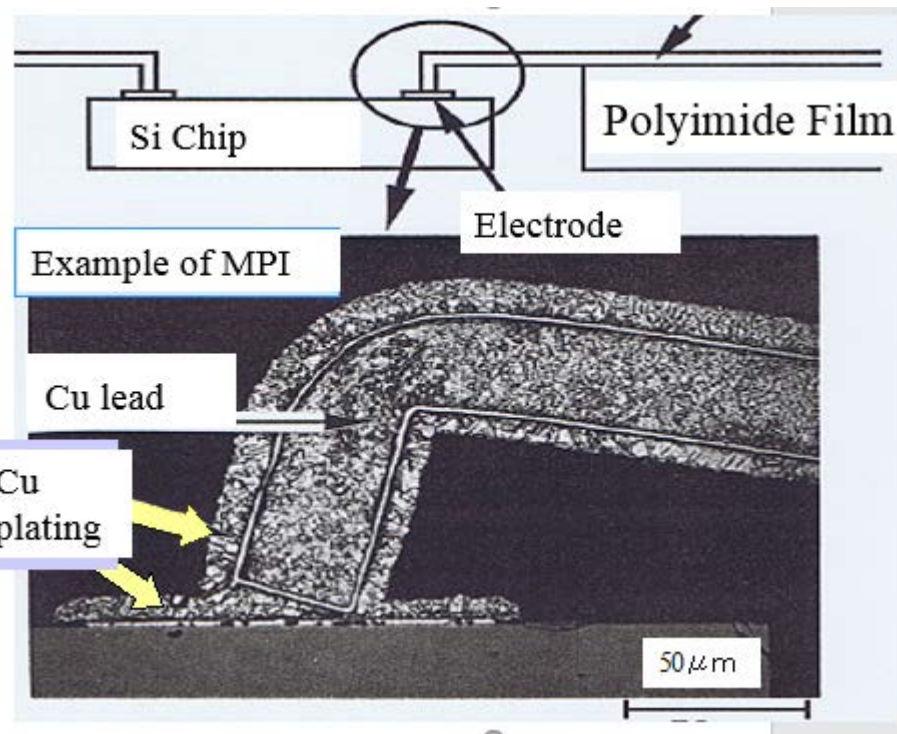
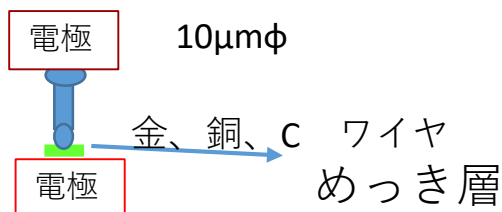
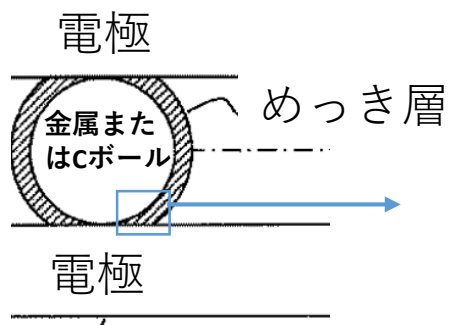
(19) 日本国特許庁 (JP) (12) 特 許 公 報 (B2) (11) 特許番号
特許第4033968号
(P4033968)
(45) 発行日 平成20年1月16日 (2008. 1. 16) (24) 登録日 平成19年11月2日 (2007. 11. 2)
(51) Int. Cl. F I
H O I L 21/00 (2006. 01) H O I L 21/00 3 I I S
H O I L 25/05 (2006. 01) H O I L 25/05 B
H O I L 25/07 (2006. 01)
H O I L 25/18 (2006. 01)

請求項の数 8 (全 15 頁)

(21) 出願番号 特願平10-104132 (73) 特許権者 306032316
(22) 出願日 平成10年3月31日 (1998. 3. 31) 新日鉄マテリアルズ株式会社
(65) 公開番号 特開平11-288977 東京都千代田区大手町二丁目6番3号
(43) 公開日 平成11年10月19日 (1999. 10. 19) (73) 特許権者 000128049
審査請求日 平成17年3月30日 (2005. 3. 30) ユー・エム・シー・ジャパン株式会社



ウェットマイクロバンプ3次元化接続技術 (MPB)



特許2868943 (1998)

(57) 【特許請求の範囲】

【請求項1】 リード先端に、メッキにより5～200μm高さの同一材質あるいは電気導体の突起を設け、該突起と半導体素子の電極とを接触させ、メッキにより接続したことを特徴とする半導体素子電極とリードとの接続構造。

【請求項2】 リードを、その先端より5～200μm内側の範囲で折曲げて突起を形成し、該突起と半導体素子の電極とを接触させ、メッキにより接続したことを特徴とする半導体素子電極とリードとの接続構造。

技術的課題：異種チップ接合

40μm → 10μm

(脱ハンダ / ウエット加エプロセス)

協力企業
(材料/装置/評価/メッキ)
他

Intel

CPU フリップチップ接合断面

フリップチップ実装
メッキCuピラー+Pbフリ半田

CPUチップ

Si

基板

INTEL i5

独自技術

United States Patent
Tatsumi

(10) Patent No.: US 9,601,448 B2
(45) Date of Patent: Mar. 21, 2017

特許第6551909号
(P6551909)

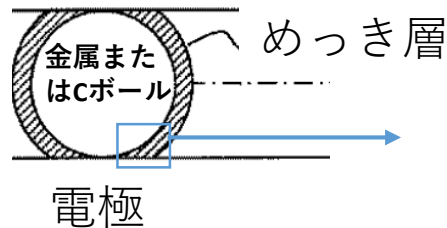
(24) 登録日 令和1年7月12日 (2019.7.12)

特許第6667765号
(P6667765)

(24) 登録日 令和2年2月28日 (2020.2.28)

ウエット接続技術
(MPB)

電極

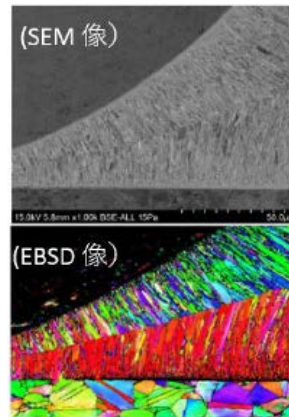


電極

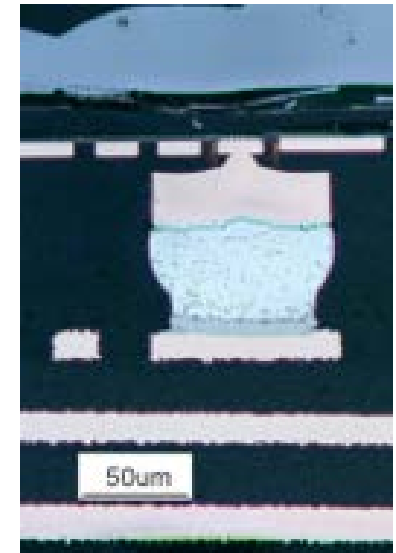
電極

10μmφ

金、銅、C ワイヤ
めっき層



ニッケルマイクロ接合
(NMPB) 断面観察例



はんだ接続は微細化
に限界 (拡散)₅

NMPBによる基板埋め込み型小型SiCモジュール

Purpose: SiC Power module packaging ← Simplified process, Heat resistance, smaller size, and high performance

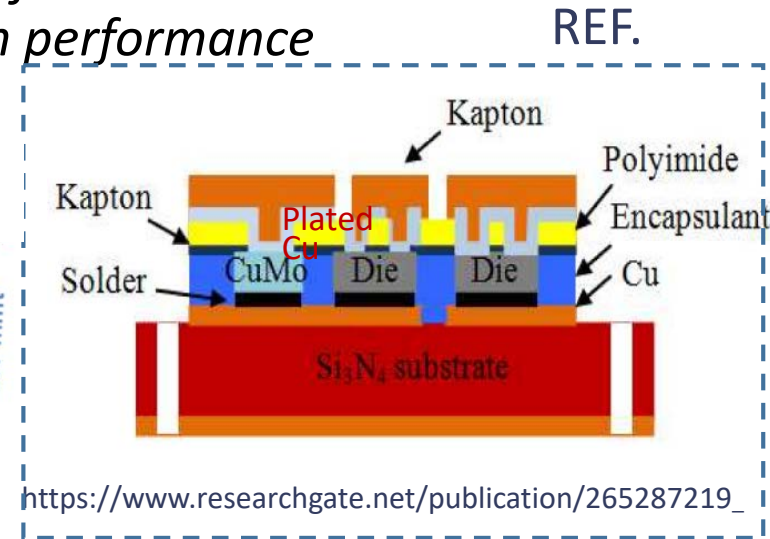
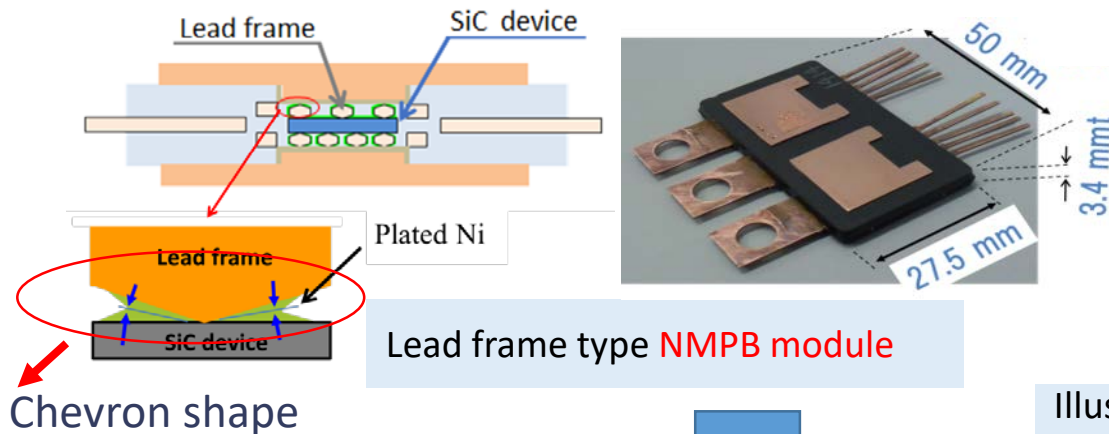
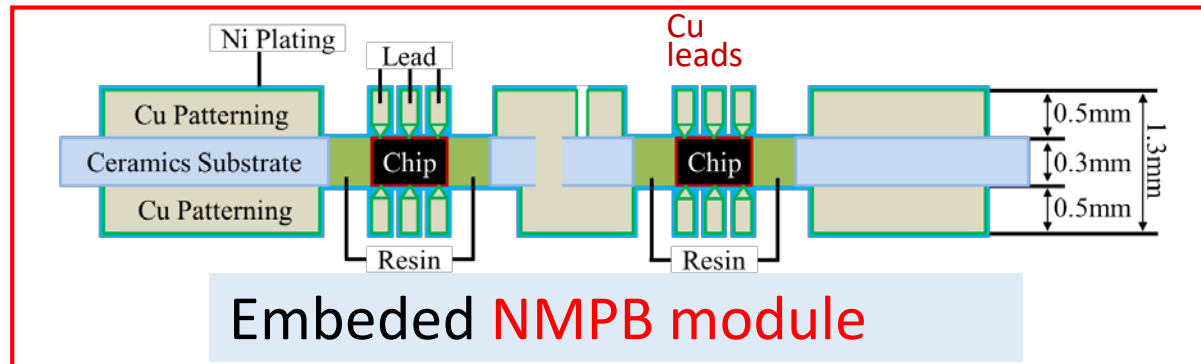


Illustration of a power overlay module developed by GE (uploaded by Naili Yue)



2020 IEEE 70th Electronic Components and Technology Conference June 3 – June 30, 2020